

## 第2章

ここで、 $E$  は第一章で述べたように以下の(2-4)式で表される系全体のエネルギーである。

$$\begin{aligned} E &= K_u \sin^2 \Phi - \mu_0 M_s H_{ext} \sin \Phi \\ &= \frac{\mu_0 M_s H_k}{2} \sin^2 \Phi - \mu_0 M_s H_{ext} \sin \Phi \end{aligned} \quad (2-4)$$

ここで  $K_u$  は一軸異方性エネルギーである。

第1章で論じた、図1-6【A】の条件は以下のように表現される。

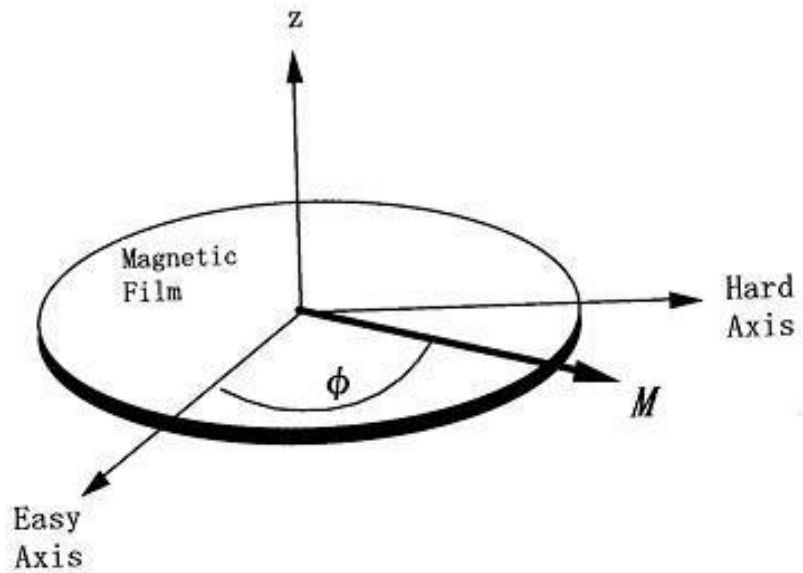


図 2-1 透磁率計算に用いた座標系

【A】  $H_{tr} // EA \perp H_{ext}$  のとき

$$\mu_i = \mu_0 \frac{|\gamma| M_s^2 \{ \omega_0^2 - \omega^2 - j\lambda\omega \}}{(\omega_0^2 - \omega^2)^2 + (\lambda\omega)^2} \sin^2 \Phi \quad (2-5)$$

ここで、 $\Phi$  は外部磁界  $H_{ext}$  が印加されたときの、磁化  $M$  と磁化容易軸との成す角度に相当する。これは(2-4)式の静磁気エネルギー  $E$  を最小にする条件で求められる。

また、 $\omega_0$  は強磁性共鳴周波数であり、以下の式で表現される。

$$\omega_0^2 = |\gamma|^2 \mu_0 M_s H_k \left( \cos 2\Phi + \frac{H_{ext}}{H_k} \sin \Phi \right) \quad (2-6)$$

これらの現象はバイアス磁化率の問題としてよく知られている。古くは、Stoner-Wolfarth によって解析された磁化解析の論文にはじまり<sup>2)</sup>、その後 H. Hoffmann が、動的な磁化過程を、容易軸の分散や磁化リップルによる反磁界の効果を取り入れて詳細に計算している<sup>3)</sup>。(2-6)は分散やリップルは考慮していないが、動的な挙動を考察するのによく使用される<sup>3)</sup>。この式を使用すれば、一軸異方性磁界を有する薄膜 MI 素子に交流駆動磁界が与えられたときの、外部磁界存在下における素子出力特性が計算できる。

まずこの解析結果を検証するために、ガラス基板上にスパッタ法で作製した軟磁性膜のバイアス透磁率を測定した。測定は、パーミアンスメータ ((株) 凌和電子製 PMF-100) を、直流バイアス磁界を印加するためのコイル中に設置し、インピーダンスアナライザ (HP4194A) に接続して行った。このパーミアンスメータは、東北大学

## 第2章

荒井らの研究成果<sup>4)</sup>を製品化したものである。測定原理は以下の通りである。磁界印加用と磁界検出用のコイルを有するドライブシートの内部に試料を差し込む。コイル内に試料がある時と無い時の誘起電圧を測定し、そのベクトル比を求めることにより高周波複素透磁率を測定するというものである。この原理は8の字コイル法として知られているが、本方式では、より高周波数域での測定を可能とするために、コイルは一回巻きのストリップラインとするなどの工夫が施されている。この測定原理の詳細については、文献<sup>2)</sup>に記載されている。測定時には、図1-6【A】の磁氣的配置と同じになるようにした。すなわち図2-2に挿入された図中に示すように、困難磁化方向に加えるバイアス磁界値を変化させながら、容易磁化方向の透磁率を測定した。測定した磁性膜の組成比は $\text{Co}_{73}\text{Si}_{12}\text{B}_{15}$ であり、寸法は10mm x10mm、

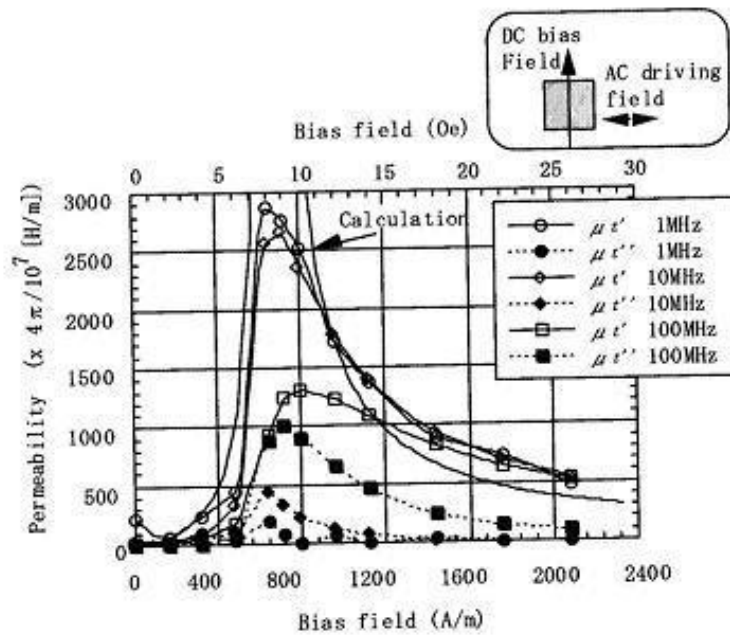


図2-2  $\text{Co}_{73}\text{Si}_{12}\text{B}_{15}$  膜のバイアス透磁率

存を通して漏れ磁界の大きさが変化するためである

## §2.6 まとめ

本章において、数値解析的に積層ライン型薄膜 MI 素子の出力特性を検討した。その結果、100 MHz 以下の周波数で単層膜素子より高いインピーダンス変化率が得られることが明らかにされた。特に完全閉磁路構造を実現した場合には、10 MHz 以上の周波数においては Cu 幅  $W_c$  が小さいほど  $\Delta Z/Z_0$  が大きくなることが明らかとなった。一方、素子の上下磁性層が結合する部分において磁気回路の完全閉磁路が実現できなかった場合には、10 MHz 以上での  $\Delta Z/Z_0$  が完全閉磁路構造と比較して小さくなり、その影響は Cu 幅  $W_c$  が小さい程大きくなることが明らかにされた。また、 $W_c$  を大きくした  $W_c = 500$  ( $\mu\text{m}$ ) の MI 素子では、完全閉磁路と準閉磁路の場合との間で  $\Delta Z/Z_0$  に大きな差は生じないことも明らかになった。 $W_c = 500$  ( $\mu\text{m}$ ) では準閉磁路構造の場合でも 10 MHz 以下で単層膜素子より 50 倍、4 MHz で 100 倍、1 MHz で 300 倍だけ高い  $\Delta Z/Z_0$  が実現できることが明らかにされた。さらに、1 MHz 以下では 500  $\mu\text{m}$  幅の Cu 層の端部に生じる渦電流損失の効果が  $\Delta R/R_0$  に発現する結果も得られた。

### 参考文献

- 1) L. Landau and E. Lifshitz, *Physik. Z. Sowjetunion* 8, 153 (1935);  
T. L. Gilbert, *Phys. Rev.* 100, 1243 (1955)
- 2) E. C. Stoner and E. P. Wohlfarth, *Philos. Trans. Roy. Soc.*, A240, 599 (1948); H. Hoffmann: *Phys. Stat. Sol.*, 33 (1969) 175